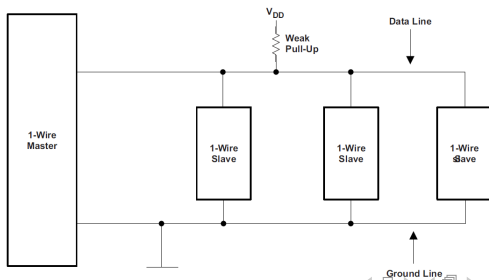


# 1-Wire - wprowadzenie

- 1-Wire jest rodzajem interfejsu komunikacyjnego pomiędzy dwoma (lub więcej) urządzeniami, najczęściej są to czujniki lub inne proste urządzenia. Komunikacja zrealizowana jest przy użyciu jednej linii do transmisji danych. Interfejs stworzyła firma Dallas Semiconductor (obecnie Maxim), produkująca obecnie zdecydowaną większość układów wykorzystujących 1-Wire.
- Każdy wyprodukowany układ ma unikatowy numer seryjny, dzięki czemu możliwe jest ich łączenie w sieć (przykład poniżej).



# 1-Wire - wprowadzenie

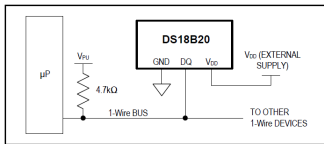
- Prędkość transmisji w 1-Wire jest stosunkowo niewielka - standardowo 16 kbps lub w trybie overdrive 160 kbps
- Linia danych jest typu half-duplex, dzięki czemu dane mogą przepływać w dwóch kierunkach, jednak nie w tym samym czasie
- Tylko master może rozpocząć komunikację, wymiana danych możliwa jest tylko pomiędzy układem master a układem slave. Komunikacja pomiędzy slave, a slave nie jest możliwa
- Sygnał zegara nie jest wymagany, każdy slave taktowany jest własnym zegarem, zegar jest synchronizowany opadającym zboczem na linii
- Przesył bajtów jest typu LSB czyli najmniej znaczący bit przesyłany jest w pierwszej kolejności

# 1-Wire - wymagania magistrali

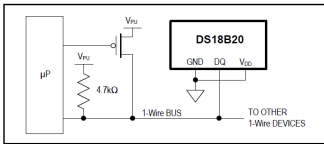
- Wyjście każdego urządzenia na magistrali musi być typu otwarty dren lub otwarty kolektor z rezystorem podciągającym
- Wartość rezystora podciągającego zależy od następujących warunków:
  - W przypadku zasilania zewnętrznego rezystor może być na poziomie  $10k\Omega$  lub więcej gdy prędkość transmisji jest niska oraz przewody połączeniowe nie są długie
  - Rezystor podciągający powinien posiadać wartość poniżej  $1k\Omega$  gdy prędkość transmisji jest wysoka lub przewody połączeniowe są długie
  - W przypadku gdy zasilanie układu jest pasożytnicze, podciągnięcie linii należy zrealizować aktywnie, za pomocą tranzystora
- Protokół umożliwia komunikację pomiędzy dwoma urządzeniami, pozostałe urządzenia pozostają w stanie bezczynności

# 1-Wire - zasilanie

- Układy slave mogą być zasilane na dwa sposoby:
  - 1 Externally Powered - zasilanie zewnętrzne, układy slave zasilane są poprzez doprowadzenie zasilania do zacisku zasilania



- 2 Parasitically Powered - zasilanie pasożytnicze, układy slave zasilane są z linii danych, układy slave posiadają kondensatory wewnętrzne, magazynujące energię gdy linia jest w stanie bezczynności



- Na linii 1-Wire mogą wystąpić cztery sygnały:
  - ① Reset
  - ② Zapis bitu o wartości 0
  - ③ Zapis bitu o wartości 1
  - ④ Odczyt bitu

# 1-Wire - reset

- Reset - sygnał wykorzystywany do ustaiwienia układów slave do stanu początkowego, po wystąpieniu sygnału reset układy slave potwierdzają swoją obecność na magistrali

Operation	Description	Implementation
Reset	Reset the 1-Wire bus slave devices and prepare them for a command.	Drive the bus low for 480 $\mu$ s to reset all the slaves. The master then samples the bus for the next 240 $\mu$ s while the slaves Answer to Reset (ATR).

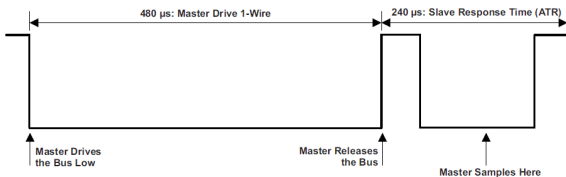
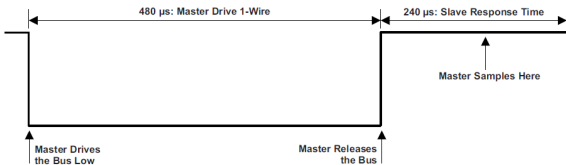


Figure 2. Reset Sequence Bus Timing When There is at Least 1 Slave on the Bus



# 1-Wire - zapis 0

Operation	Description	Implementation
Write 0 bit	Send 0 bit to the 1-Wire slaves	Drive the bus low for 60 $\mu$ s

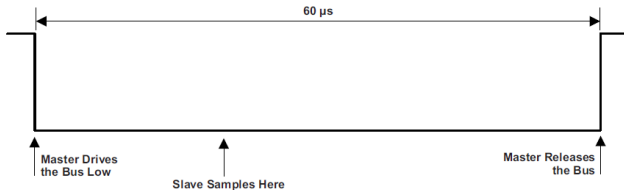


Figure 4. Write 0 Bus Timing

# 1-Wire - zapis 1

Operation	Description	Implementation
Write 1 bit	Send 1 bit to the 1-Wire slaves	Drive the bus low for $< 15 \mu\text{s}$ . Typical times are about $6 \mu\text{s}$ . Release the bus until $60 \mu\text{s}$ after the falling edge.

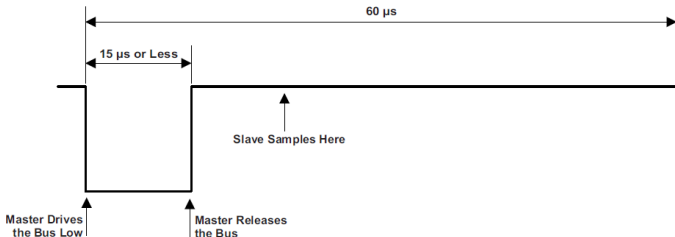


Figure 5. Write 1 Bus Timing



# 1-Wire - odczyt

Operation	Description	Implementation
Read bit	Read a bit from the 1-Wire slave	Drive the bus low from 1 $\mu$ s to 15 $\mu$ s. Sample the bus at 15 $\mu$ s after the falling edge to read the bit from the slave.

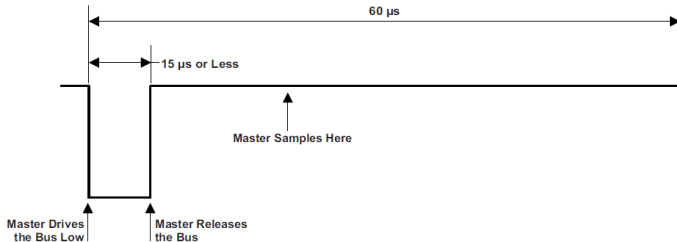


Figure 6. Read 1 Bus Timing

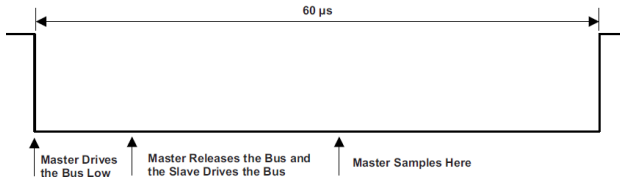


Figure 7. Read 0 Bus Timing

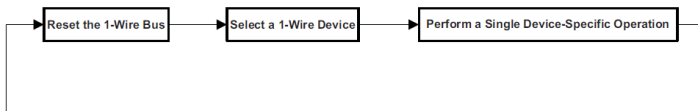
# 1-Wire - adres

Układy slave posiadają, nadany przez producenta, unikalny 64-bitowy adres. Adres przechowywany jest w pamięci ROM układu slave. 8 najmniej znaczących bitów adresu stanowi kod rodziny. Następne 48 bitów to numer seryjny urządzenia. 8 najbardziej znaczących bitów to suma kontrolna CRC wygenerowana z 56 bitów.

	64-Bit ROM Number	
8-Bit CRC	48-Bit Serial Number	8-Bit Family Code
63:56 Bits	55:8 Bits	7:0 Bits

# 1-Wire - algorytm komunikacji

Komunikacja układu master z układami slave odbywa się według ustalonego cyklu, schemat blokowy przedstawiono poniżej.



Cykl komunikacji zaczyna się sygnałem reset. Następnie następuje wybór układu slave. W kolejnym kroku master wykonuje wymaganą operację na układzie slave.

Dziękuję za uwagę.